

**UNIVERSIDADE FEDERAL DE RORAIMA**

**CENTRO DE CIÊNCIA E TECNOLOGIA - CCT**

**CURSO DE BACHAREL EM CIÊNCIA DA COMPUTAÇÃO**

**Alunos**

**LAB CIRCUITOS**

BOA VISTA, RR

2022

**Alunos**

**LAB CIRCUITOS**

Avaliação de Barramento de Circuitos Digitais, apresentado como requisito de obtenção de nota parcial da disciplina de Arquitetura e Organização de Computadores - DCC 301.

Orientador (a): Prof. Dr. Hebert Oliveira Rocha

BOA VISTA, RR

2022

**LISTA DE ILUSTRAÇÕES**

|  |  |  |
| --- | --- | --- |
| Figura 1 - | Figura1…………………………………………………...... | **11** |
| Figura 2 - | Figura2……………………………………………….......... | **11** |
| Figura 3 - | Figura3…………………………………………………...... | **11** |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

# 

# 

# 

# 

**LISTA DE TABELAS**

|  |  |  |
| --- | --- | --- |
| Tabela 1 - | Tabela1…………………………………………….. | 8 |
|  |  |  |

# 

# 

# 

# **SUMÁRIO**

**[SUMÁRIO](#_absqj4iefmp2) 5**

**[1. INTRODUÇÃO](#_o083ftjjbrar) 6**

**[2. COMPONENTES](#_b2s9ui9tvhvi) 5**

[2.1. REGISTRADORES FLIP FLOP D E JK](#_1oeqqr7htrtu) 5

[2.1.1. Descrição pinos e lógica](#_3p71wvcd5sq6) 5

[2.2. MULTIPLEXADOR 4 OPÇÕES DE ENTRADA](#_airg3fofun10) 5

[2.2.1. Descrição pinos e lógica](#_ecmulxww882y) 5

[2.3. PORTA LÓGICA DO XOR](#_1kc7h3wd8u85) 6

[2.3.1. Descrição pinos e lógica](#_h8n913mgw0qg) 6

[2.4. SOMADOR 8 BITS (de acordo com a descrição do projeto)](#_o0kmji7y9zec) 6

[2.4.1. Descrição pinos e lógica](#_vamlr0vj2d4b) 6

[2.5. MEMÓRIA ROM](#_o4r5tly0l223) 7

[2.5.1. Descrição pinos e lógica](#_jftv7h4x883t) 7

[2.6. MEMÓRIA RAM](#_6g58ww3xy3ss) 7

[2.6.1. Descrição pinos e lógica](#_njhape12c895) 7

[2.7. BANCO DE REGISTRADORES](#_9kliq0ochmh0) 7

[2.7.1. Descrição pinos e lógica](#_cipu8o7so39o) 7

[2.8. SOMADOR 8 BITS](#_y4r2l7f28f0u) 8

[2.8.1. Descrição pinos e lógica](#_abom61ko1ih3) 8

[2.9. UNIDADE DE CONTROLE 16 BITS](#_7inp4qphtbrk) 8

[2.9.1. Descrição pinos e lógica](#_8m5x7acf9px9) 8

[2.10. ULA 8 BITS](#_jxg026gz0cg2) 8

[2.10.1. Descrição pinos e lógica](#_7srkmcv6dwya) 9

[2.11. EXTENSOR DE SINAL](#_xcmyp1hmh4ns) 9

[2.11.1. Descrição pinos e lógica](#_ooxzt7my7g6z) 9

[2.12. MÁQUINA DE ESTADO](#_jx0nefj4w2gp) 9

[2.12.1. Descrição pinos e lógica](#_hoguxcczu0eg) 9

[2.13. CONTADOR SÍNCRONO](#_atnzh8xshx2v) 9

[2.13.1. Descrição pinos e lógica](#_7aeijkwduja) 10

**[3. CONSIDERAÇÕES FINAIS](#_kn1kc3jrpzfn) 10**

**[4. REFERÊNCIAS](#_z7rqvd2hfb0p) 11**

# **INTRODUÇÃO**

# 

# **COMPONENTES**

## REGISTRADORES FLIP FLOP D E JK

Definir conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## MULTIPLEXADOR 4 OPÇÕES DE ENTRADA

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## PORTA LÓGICA DO XOR

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## SOMADOR 8 BITS **(de acordo com a descrição do projeto)**

Definir o conceito aqui

### **Descrição pinos e lógica**

Figura 1 - exemplo de como colocar a imagem

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## MEMÓRIA ROM

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## MEMÓRIA RAM

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## BANCO DE REGISTRADORES

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## SOMADOR 8 BITS

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## UNIDADE DE CONTROLE 16 BITS

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## ULA 8 BITS

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## EXTENSOR DE SINAL 4 PARA 8

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## MÁQUINA DE ESTADO

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.)

## CONTADOR SÍNCRONO

Definir o conceito aqui

### **Descrição pinos e lógica**

Definir aqui a descrição dos pinos, lógica do componente e a imagem no fim desta secção.

* + 1. **Testes do componente**

Definir aqui os testes(imagem) e colocar a descrição(Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.

# **CONSIDERAÇÕES FINAIS**

# 

# **REFERÊNCIAS**

MOL, Rian. Entendendo os Flip-FLop.**Flip e Flop, 2021**. Disponível em: https://www.filipeflop.com/blog/entendendo-o-flip-flops/. Acesso em: 20 nov. 2022.